

お客様のアイデアから無限の可能性を引き出す

## アルテラの「SoC FPGA」ファミリ

### ARM Cortex™-A9 MPCore™ プロセッサと FPGA ファブリックとをワンチップに統合

「自社製品に最適なペリフェラルやアクセラレータエンジンを組み合わせて専用のSoC（システムオンチップ）を開発したいが、開発費や開発期間を考えると手が出ない。やむなく汎用マイコンや汎用ペリフェラルで対応している。」

そんな悩みを抱えるお客様のニーズにお応えするのがアルテラの「SoC FPGA」ファミリです。

「SoC FPGA」は、デュアルコアのARM Cortex-A9 MPCoreプロセッサと、ロジック回路をフレキシブルにプログラミングできるFPGA（フィールド・プログラマブル・ゲート・アレイ）ファブリックとをワンチップに統合したアルテラ独自のデバイスです。ARM Cortex-A9 MPCoreプロセッサが載ったお客様専用のSoCを、従来のSoCに比べて、はるかに低コストかつ短期間で開発することができます。いわば「マイSoC」あるいは「マイARM」を手軽に実現できるデバイスがアルテラの「SoC FPGA」です。

ARM Cortex-A9 MPCoreプロセッサ上で動作するソフトウェアとFPGA上にコンフィギュレーションされたハードウェアロジックとの組み合わせで機能を実現できるため、システムアーキテクチャから実装への落とし込みのフレキシビリティがきわめて高いのが特徴です。また、従来のSoCとは違って、ソフトウェアとハードウェアのパーティショニング（機能分担）の変更も容易なほか、万が一バグが発生した場合でも再製（リスピ）コストを必要とせずロジックを速やかに修正することができます。

高度な画像処理や画像認識、ワイヤレスを含むネットワーク処理、信号処理、メカトロニクス制御、自動車の安全支援機能制御など、さまざまな応用に適したアルテラの「SoC FPGA」。お客様のアイデアから無限の可能性を引き出します。

### ローコストの小規模SoCから高性能な中規模SoCまで幅広くラインアップを展開

アルテラの「SoC FPGA」ファミリを構成するのが、比較的小規模なSoCを対象としたローエンドの「Cyclone® V SoC FPGA」シリーズと、中規模から大規模なSoCを対象としたミッドレンジの「Arria® V SoC FPGA」シリーズで、いずれも最先端の28nmLPプロセスノードを採用しています。

すべてのデバイスは800MHz動作のデュアルコア構成のARM Cortex-A9 MPCoreプロセッサとFPGAファブリックとを中心に構成され、そのほかに、高速な外部インターコネクトを実現する最高10Gbpsの差動トランシーバ、PCI Express® Gen2コントローラ、ECC機能付きDDR2/DDR3/mobile DDR/LPDDR2対応メモリコントローラ、内蔵RAM、可変精度DSPブロックなどがあらかじめ組み込まれていて、FPGAをプログラミングすることで、これら機能をフレキシブルに活用できるようになっています。（もっともローコストな「Cyclone V SE SoC FPGA」は一部仕様異なります）

FPGAのロジック規模を表すロジックエレメント（LE）は、SoC FPGAの場合、約25,000LEから約46万LEまでをカバーし、さまざまな規模のシステムをワンチップに統合可能です。汎用のディスクリート部品で構成する場合にくらべて、システム性能の大幅な向上、マイコン部品やペリフェラル部品の統合による省スペース化、28nmLPプロセスによるローパワー化、およびBOMコストの低減などのメリットが得られます。

お客様の最終製品の競争力を高めるアルテラの「SoC FPGA」ファミリをぜひご検討ください。

#### AlteraのARMベース SoC FPGA

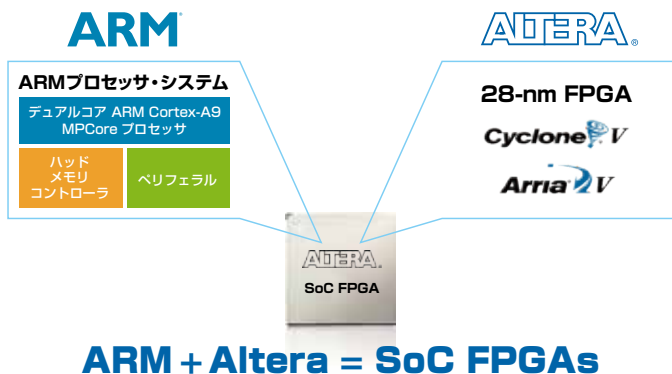


図1：ARM Cortex-A9 MPCoreプロセッサとFPGAを統合したアルテラの「SoC FPGA」

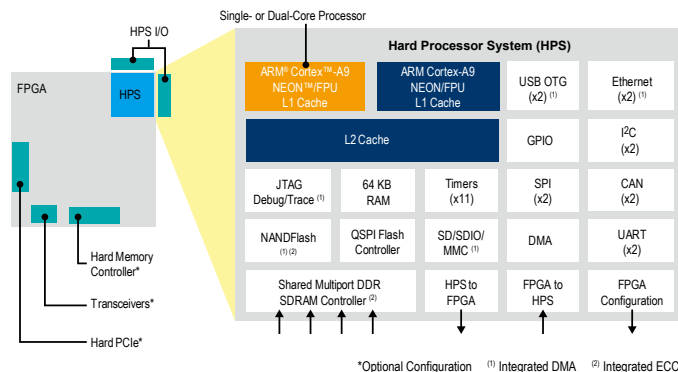


図2：SoC FPGAハード・プロセッサ・システム（HPS）



## ソフトとハードの協調設計を実現する バーチャルなシミュレーション環境

SoCを使ったシステムの開発で鍵を握るのがソフトウェアとハードウェアの協調設計および協調検証です。

従来のSoCの開発では、サンプルチップが完成し試作基板の動作がある程度確認されてからソフトウェアチームに基板が引き渡されるため、実機を用いたソフトウェアの検証の着手がどうしても遅くなってしまいうという問題がありました。ハードウェア開発とソフトウェア開発がいわば「シリアル」処理となり、開発期間が長びいてしまうことも珍しくありません。

このような課題に対しアルテラは、お客様が「SoC FPGA」をスムーズに開発できるように、「SoC FPGA Virtual Target (バーチャル・ターゲット)」と呼ぶ新たな開発環境を提供します。

お客様のパソコン上に「Cyclone V SoC FPGA」または「Arria V SoC FPGA」デバイスに搭載されるARM Cortex-A9 MPCoreプロセッサと、DDRメモリ、フラッシュメモリ、各種ペリフェラルなどを仮想的に再現。これらの仮想ハードウェアをシミュレータとして用いることで、ハードウェアの完成を待たずに、アルテラのSoC FPGAに実装されたプロセッサと全てのペリフェラルとバイナリ/レジスタコンパチなソフトウェアの開発に速やかに着手できるようになりました。

「SoC FPGA Virtual Target」は実績のあるSynopsys社のバーチャル・プロトタイピング・テクノロジーをベースにしており、付属するLinuxカーネルを数十秒でブートできるなど、ソフトウェア開発に十分な機能と性能を備えています。またアルテラでは、VxWorksを対象としたボードサポートパッケージの提供も予定しています。

## FPGA ファブリックとの連携動作にも対応

「SoC FPGA Virtual Target」の特徴のひとつがFPGAロジックとの連携動作です。ARM Cortex-A9 MPCore プロセッサシミュレータと、FPGA ファブリック上のユーザーハードウェアロジックとの連携動作を実現する、いわゆるハードウェア・イン・ザ・ループ・シミュレーション (HILS) と同じ仕組みを用いた「FPGA イン・ザ・ループ」拡張オプションを用意。ソフトウェアとハードウェアの開発と検証を「パラレル」に進められるため、開発期間の大幅な短縮と検証品質の向上が図れます。

ARMコミュニティによって築かれた豊富なARMエコシステムとも互換性があり、GNUツール、ARM RealView® Development Suite (RVDS)、ARM Development Studio 5 (DS-5™)、Lauterbach TRACE32 デバッガ、Wind River Workbench といったおなじみのツールも使えます。

アルテラではこのほかに、FPGAロジックの設計ツールとして実績のある開発環境「Quartus® II」や、IPやサブシステムを簡単に統合できるシステム統合ツール「Qsys」などを提供するとともに、アーキテクチャレベルでハードウェアとソフトウェアとをシームレスに開発できる「OpenCL™」への対応も進めています。

お問い合わせ先

### 日本アルテラ株式会社

〒163-1332 東京都新宿区西新宿 6-5-1 新宿アイランドタワー32階 私書箱 1594 号

TEL : 03-3340-9480 FAX : 03-3340-9487

Web : <http://www.altera.co.jp> E-mail : [japan@altera.com](mailto:japan@altera.com)

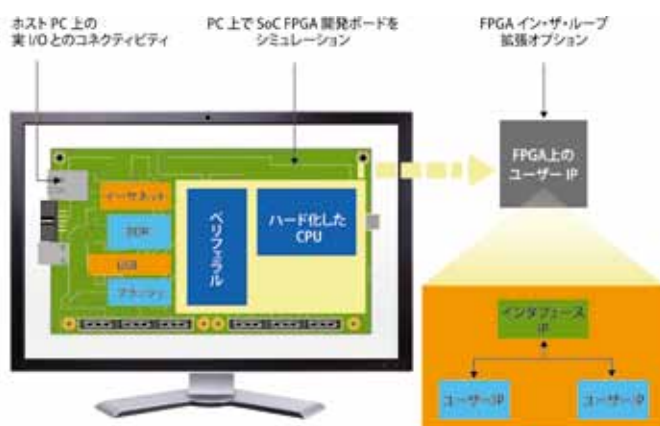


図3: パソコン上で「SoC FPGA」の動作をシミュレートできる「SoC FPGA Virtual Target」

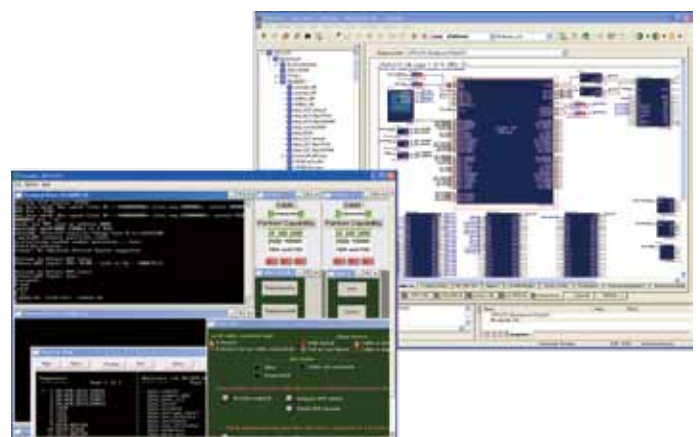


図4: 「SoC FPGA Virtual Target」画面の一例