

## 組み込みソフト技術者も簡単にハードウェアのパフォーマンスを活用 All Programmable SoCポートフォリオ

ARM®コアとFPGAを1チップに統合した  
Zynq®-7000 AP SoC

ザイリックスのZynq-7000 All Programmable SoCは、ハードウェア、ソフトウェア、およびI/Oをプログラムできるため、システムレベルの差別化や高い統合性を可能にし、優れた柔軟性をもたらします。Zynq-7000プラットフォームを使用すると、リアルタイムのハードウェアベースプロセッシングと最適化されたシステムインターフェイスを使用しソフトウェアベースの制御と解析を連動させ、よりスマートなシステムを設計できます。そのため、BOMコスト、NREコスト、設計リスクを抑え、市場への参入を加速できます。

主な採用済みアプリケーションは、高度なドライバーアシスタンスシステム、医療機器の高解像度イメージ処理や産業用コントローラ、マシンビジョン、LTEの無線基地局などの処理速度や認識精度の市場要求が極めて高く、差別化が不可避なセグメントに集中しています。また、機能安全・ソフトウェアエラー検出と修正・セキュリティと信頼性という、IoTを実現する上で必要になる要件を全て満たすことができることも、多くの顧客に採用されている要因のひとつです。

低消費電力で高性能なデバイスを実現するためにTSMC社と共同で開発したFPGAに最適なHPLプロセスを使用しており、既に量産出荷しています。オートモーティブグレードや防衛グレード向けの高信頼性を要求する品種や、さらに最高40%の低消費電力化を提供する-1LI/-2LI製品も量産出荷を開始しました。

タスク毎の最適なエンジンを提供する  
Zynq MPSoC

Zynq UltraScale+ MPSoCは、業界初All Programmable SoCをベースに構築された新しいプラットフォームで、次世代レベルのシステム統合とインテリジェンスを可能にし、Zynq-7000に比べて、1ワット当たりのパフォーマンスを最大5倍以上にするヘテロジニアスマルチプロセッシングを実現します。

タスクごとの適切なエンジンを統合した最高レベルのプロセッシングプラットフォームで、プロセッシングシステムにはARM社製のクワッドコアCortex-A53 APU、デュアルコアCortex-R5 RPU、Mali G-400MP2 GPUを提供します。加えて、消費電力・セキュリティ・セーフティの専用プロセッサを搭載し、業界最高レベルの低消費電力と堅牢性を提供します。さらにDisplayPortやUSB3.0、SATA3、PCIe Gen2などの高速トランシーバ付きペリフェラルも完備します。プログラマブルロジック部は約100万LCまでのスケラビリティを持ち、一部のデバイスにはH.265ビデオCODEC、高速トランシーバ付きの100G EMAC、150G Interlaken、PCIe Gen4を持ちます。

Zynq MPSoCはTSMC社の16nm FinFET+プロセステクノロジー上に、20nm世代から採用した業界初のASICクラスUltraScaleアーキテクチャを採用しています。Zynq UltraScale+ MPSoCは、数年後に市場が必要とする機能を「全部入り」で提供する次世代SoCです。

Zynq AP SoC / MPSoC向け  
開発環境、SDSoC

SDSoC開発環境はZynq All Programmable SoC / MPSoC向けの革新的なコンパイラです。SDSoCを使用することでソフトウェア開発者は簡単にシステムの性能や効率の向上が可能になり、さらに製品化のスピードを加速して競合より一歩リードした製品開発を実現できます。

SDSoC開発環境は使いやすいEclipse統合設計環境で、ヘテロジニアスなZynqプラットフォーム開発向けに、下の図にある4つの大きな機能を提供します。ユーザはC/C++で記述されたアプリケーションコードをもとに、Cソース上で関数のプロファイリングをすることで、どの関数でどのくらい実行時間がかかり、ハードウェアでアクセラレーションを行った場合にどれくらいの実行時間になるのか分析します。

ハードウェア化したい関数が決まれば、SDSoCのコンパイラを使い対象の関数のハードウェア化を行います。SDSoCは、関数のハードウェア化を自動的に行うと同時に、プロセッサとハード化された回路のコネクティブ性の最適な選択を自動で行い、さらにハードウェア化された回路に対するAPIも自動生成します。従来であればハードウェア知識のある開発者が手動で行っていたこれらの作業を、SDSoCが自動で行ってくれるので、ユーザはFPGAに関する知識がなくても簡単にパフォーマンスの向上を実現できるようになります。

クリックひとつで  
ハードウェア化を実現

SDSoC開発環境を使ったハードウェア化の手順はとてもシンプルで、ユーザはハードウェア化したいソフトウェア記述された関数を指定して、右クリックから「ハードウェア化」を選択するだけです。

SDSoC開発環境を使用して、ソフトウェアだけで開発された映像の動き検出処理の機能を、ハードウェアでアクセラレーションする手順をビデオでご覧いただけます。

全ての組み込みシステム開発にかかわる方が簡単にハードウェア化によるシステムパフォーマンス向上を得られるSDSoC開発環境を使って、Zynq All Programmable SoC / MPSoCの機能を最大限に活用していただけます。



「SDSoC開発環境のデモ」  
<http://go.aps-web.jp/11-xilinx>  
QRコードアプリで関連デモ動画を再生できます。

Zynq-7000 AP SoC Devices		Z-7010	Z-7015	Z-7020	Z-7030	Z-7035	Z-7045	Z-7100
プロセッサ・メモリ	プロセッサコア	Dual ARM® Cortex™-A9 MPCore™						
	プロセッサ拡張機能	NEON™ & Single / Double Precision Floating Point						
	最大周波数	866 MHz			Up to 1 GHz			
	メモリ	L1 Cache 32KB I / D, L2 Cache 512KB, on-chip Memory 256KB						
	外部メモリ	DDR3, DDR3L, DDR2, LPDDR2, 2x QSPI, NAND, NOR						
周辺インターフェース		2x USB 2.0 (OTG), 2x Tri-mode Gigabit Ethernet, 2x SD/SDIO, 2x UART, 2x CAN 2.0B, 2x I2C, 2x SPI, 4x 32b GPIO						
		2x 12bit 1MSPS A/D コンバータ						
システムレベルパフォーマンス	ASICゲート換算	~430K (28k LC)	~1.1M (74k LC)	~1.3M (85k LC)	~1.9M (125k LC)	~1.9M (275k LC)	~5.2M (350k LC)	~6.6M (444k LC)
	ブロックRAM	240KB	380KB	560KB	1,060KB	2,000KB	2,180KB	3,020KB
	Peak DSP Performance (Symmetric FIR)	100 GMACS	200 GMACS	276 GMACS	593 GMACS	1334 GMACS	1334 GMACS	2662 GMACS
	PCI Express® (ルート・コンプレックスまたはエンドポイント)	-	Gen2 x4	-	Gen2 x4	-	-	-
	アジャイルミックスドシグナル(XADC)	2x 12bit 1MSPS A/D コンバータ						
I/O	プロセッサ・システム I/O	130			130			
	マルチ・スタンダード 3.3V I/O	100	150	200	100	212	212	250
	高性能マルチ・スタンダード 1.8V I/O	-	-	-	150	150	150	150
	マルチ・ギガビット・トランシーバ	-	4	-	4	16	16	16

図1: Zynq-7000 All Programmable SoC ポートフォリオ スケーラブルなラインアップでデバイス間の移行も簡単



図2: SDSoC 開発環境 (左) / SDSoCの「ソフトウェア定義」がもたらす可能性 (右)

